



KARTA OPISU PRZEDMIOTU - SYLABUS

Nazwa przedmiotu

Projektowanie obwodów drukowanych [S1EiT1>POD]

Przedmiot

Kierunek studiów

Elektronika i telekomunikacja

Rok/Semestr

3/6

Studia w zakresie (specjalność)

–

Profil studiów

ogólnoakademicki

Poziom studiów

pierwszego stopnia

Język oferowanego przedmiotu

polski

Forma studiów

stacjonarne

Wymagalność

obieralny

Liczba godzin

Wykład

15

Laboratorium

15

Inne (np. online)

0

Ćwiczenia

0

Projekty/seminaria

0

Liczba punktów ECTS

3,00

Koordynatorzy

dr hab. inż. Maciej Wawrzyniak

maciej.wawrzyniak@put.poznan.pl

Wykładowcy

Wymagania wstępne

Student rozpoczynający ten przedmiot powinien posiadać podstawową wiedzę z matematyki i fizyki oraz podstaw teorii obwodów i układów elektronicznych. Powinien również posiadać umiejętność pozyskiwania informacji ze wskazanych źródeł oraz mieć gotowość do podjęcia współpracy w ramach zespołu.

Cel przedmiotu

Zapoznanie z procesem projektowania płytek obwodów drukowanych. Przedstawienie norm standaryzujących proces projektowania i wykonania płytek. Prezentacja zasad projektowania w celu redukcji zakłóceń.

Przedmiotowe efekty uczenia się

Wiedza:

1. Posiada podstawową wiedzę w zakresie budowy, opisu, projektowania i wykonania płytek obwodów drukowanych.
2. Ma wiedzę dotyczącą standaryzacji procesu projektowania i wykonania urządzeń elektronicznych.
3. Zna zewnętrzne i wewnętrzne przyczyny powstawania zakłóceń w obwodach drukowanych oraz podstawowe metody ich redukcji.

Umiejętności:

1. Potrafi pozyskiwać informacje z literatury oraz innych źródeł, potrafi integrować uzyskane informacje, dokonywać ich interpretacji, wyciągać wnioski i uzasadniać opinie.
2. Potrafi korzystać z katalogów dokonywać doboru właściwych elementów i układów elektronicznych. Potrafi dokonać identyfikacji problemu i sformułować specyfikację projektową prostego układu elektronicznego.
3. Posiada umiejętność analizy i projektowania płytek obwodów drukowanych z uwzględnieniem zadanych kryteriów, używając właściwych metod i narzędzi inżynierskich.

Kompetencje społeczne:

1. Posiada świadomość konieczności profesjonalnego podejścia do rozwiązywanych problemów technicznych i podejmowania odpowiedzialności za proponowane przez siebie rozwiązania techniczne.
2. Posiada umiejętność pracy w grupie oraz potrafi realizować projekty zespołowe.
3. Potrafi formułować opinie na temat podstawowych wyzwań, przed którymi stoi współczesna technologia wykonania urządzeń elektronicznych.

Metody weryfikacji efektów uczenia się i kryteria oceny

Efekty uczenia się przedstawione wyżej weryfikowane są w następujący sposób:

Wiedza nabyta w ramach wykładu jest weryfikowana przez kolokwium pisemne i/lub ustne. Kolokwium pisemne składa się z 12 pytań (problemowych), różnie punktowanych. Kolokwium ustne składa się z odpowiedzi na 4-6 pytań różnie punktowanych, zadawanych przez prowadzącego. Próg zaliczeniowy 50% punktów. Pytania zostaną opracowane na podstawie slajdów publikowanych w systemie eKursy. W przypadku zaliczenia pisemnego i ustnego punkty są sumowane. Skala ocen: <50% - 2,0 (ndst); 50% do 59% - 3,0 (dst); 60% do 69% - 3,5 (dst+); 70% do 79% - 4,0 (db); 80% do 89% - 4,5 (db+); 90% do 100% - 5,0 (bdb). Próg zaliczeniowy może ulec zmianie w zależności od wyników kolokwium.

Umiejętności nabyte w ramach laboratorium są weryfikowane przez kolokwium pisemne lub ustne, opracowanie raportów oraz ocenę przygotowania, zachowania i zaangażowania w czasie zajęć. Kolokwium pisemne polega na rozwiązaniu 8 zadań, różnie punktowanych. Kolokwium ustne polega na rozwiązaniu 4-6 zadań różnie punktowanych, zadawanych przez prowadzącego. Ocena końcowa wystawiana jest na podstawie średniej ważonej: $Sw = 0,45 \cdot SO + 0,55 \cdot OzK$ gdzie: SO jest średnią ocen uzyskanych za opracowanie raportów, przygotowanie, zachowanie i zaangażowanie w laboratorium a OzK jest oceną z kolokwium. Skala dla oceny końcowej: $Sw > 4,75$ - 5,0 (bdb); $4,25 = 4,75$ - 4,5 (db+); $3,75 = 4,25$ - 4,0 (db); $3,25 = 3,75$ - 3,5 (dst+); $2,75 = 3,25$ - 3,0 (dst); $Sw \leq 2,75$ - 2,0 (ndst).

Treści programowe

Wykład

Etapy wykonania płytki obwodów drukowanych, schemat blokowy i zasady jego rysowania, schemat ideowy, symbole graficzne stosowane w schematach, norma międzynarodowa IEC 60617, Polska Norma PN – EN 60617/2003, norma ANSI Y32/IEEE 315, zasady prawidłowego rozmieszczenia elementów, standaryzacja oznaczeń obudów elementów elektronicznych – norma IEC 60191-4, rodzaj obudowy, typ wyprowadzenia, komputerowe metody projektowania druku, raster podstawowy, miara metryczna i całowa, technologie wykonania płytki obwodów drukowanych, technologie wykonania lutowania, testowania poprawności wykonania płytki obwodów drukowanych.

Standaryzacja procesu projektowania i produkcji płytek drukowanych: technologia SMT, technologia THT, poziomy gęstości upakowania elementów, co to jest "footprint"?, definicja padów do montażu powierzchniowego – warstwy i ich przeznaczenie, definicja padów do montażu przewlekane go – warstwy i ich przeznaczenie, zasady doboru średnicy wierconych otworów, przelotki i "antypady", zasady doboru wymiarów padów zmniejszających transport ciepła, standaryzacja oznaczeń padów i przelotek, wartości domyślne i modyfikatory.

Zasady obliczania wymiarów padów dla montażu powierzchniowego z uwzględnieniem tolerancji elementów i zapasów produkcyjnych, zasady zaokrąglania wymiarów padu i współrzędnych jego położenia, tworzenie siatki padów dla danej obudowy, konwencja oznaczeń siatek padów, standardowe obudowy układów SMD, kontrola jakości lutowania, obudowy BGA, LGA, CGA i PCGA.

Hierarchia „specyfikacji projektowych” IPC, standaryzacja prowadzenia ścieżek, rozmieszczania elementów, określenie impedancji i pojemności ścieżek, płytki wielowarstwowe, warstwy odniesienia, modele podstawowe: "microstrip", "embedded microstrip", "symetric stripline" i "dual (asymetric) stripline", szybkość propagacji sygnału w dielektryku, czas propagacji sygnału w ścieżce, kontrola impedancji ścieżek, eliminacja odbić sygnałów, zasada 1/3 czasu narastania, projektowanie płytek ze ściekami o znanej impedancji, zalecane szerokości ścieżek, minimalny odstęp między ścieżkami dla poszczególnych klas urządzeń.

Projektowanie płytek obwodów drukowanych w celu redukcji EMI, kompatybilność elektromagnetyczna, kanały emisji zakłóceń elektromagnetycznych, prosty model EMI – sposoby usuwania zakłóceń, schematy zastępcze i charakterystyki częstotliwościowe ścieżek i podstawowych elementów elektronicznych dla niskich i wysokich częstotliwości, źródła zakłóceń w układach cyfrowych, ścieżka powrotna sygnału dla niskich i wysokich częstotliwości, płytki jednowarstwowe: rozmieszczenie elementów, prowadzenie ścieżek masy i zasilania, zasady projektowania płytek dwuwarstwowych, efekt emisji zakłóceń ze ścieżki, I i II równanie Maxwella w postaci różniczkowej, prowadzenie ścieżek w celu zniesienia (ograniczenie) strumienia indukcji magnetycznej, ścieżka sygnału i ścieżka powrotna, reguła prawej dłoni, ścieżka powrotna w płytkach wielowarstwowych, obwody RLC rezonans szeregowy i równoległy, schemat zastępczy kondensatora dla wysokich częstotliwości, rodzaje kondensatorów i ich parametry, charakterystyki częstotliwościowe kondensatorów SMD, kondensatory odsprzęgające, równoległe łączenie kondensatorów odsprzęgających – obszar rezonansu szeregowego i równoległego, kondensatory podtrzymujące zasilanie, zasady doboru kondensatorów odsprzęgających i podtrzymujących zasilanie, odbicia sygnałów spowodowane brakiem dopasowania impedancyjnego, współczynnik odbicia, wielokrotne odbicie sygnału, projektowanie ścieżek z zastosowaniem terminatorów dopasowujących, terminator szeregowy (terminator źródła), terminator równoległy, terminator RC, terminator Thevenina, przesłuch sygnałów ("crosstalk"), sposoby eliminacji przesłuchów sygnałów, rozkład gęstości prądu w dielektryku, eliminacja przesłuchów: zasada 3-W, prowadzenie ścieżek ekranujących.

Laboratorim

Etapy wykonania płytki obwodów drukowanych, schemat blokowy i zasady jego rysowania, schemat ideowy, symbole graficzne stosowane w schematach, norma międzynarodowa IEC 60617, Polska Norma PN – EN 60617/2003, norma ANSI Y32/IEEE 315, zasady prawidłowego rozmieszczenia elementów, standaryzacja oznaczeń obudów elementów elektronicznych – norma IEC 60191-4, rodzaj obudowy, typ wyprowadzenia, komputerowe metody projektowania druku, raster podstawowy, miara metryczna i calowa.

Standaryzacja procesu projektowania i produkcji płytek drukowanych: technologia SMT, technologia THT, poziomy gęstości upakowania elementów, co to jest "footprint"?, definicja padów do montażu powierzchniowego – warstwy i ich przeznaczenie, definicja padów do montażu przewlekane – warstwy i ich przeznaczenie, zasady doboru średnicy wierconych otworów, przelotki i "antypady", zasady doboru wymiarów padów zmniejszających transport ciepła, standaryzacja oznaczeń padów i przelotek, wartości domyślne i modyfikatory. Kontrola impedancji ścieżek, eliminacja odbić sygnałów, zasada 1/3 czasu narastania, projektowanie płytek ze ściekami o znanej impedancji, zalecane szerokości ścieżek, minimalny odstęp między ścieżkami dla poszczególnych klas urządzeń. Projektowanie płytek obwodów drukowanych w celu redukcji EMI, kompatybilność elektromagnetyczna, kanały emisji zakłóceń elektromagnetycznych, prosty model EMI – sposoby usuwania zakłóceń, schematy zastępcze i charakterystyki częstotliwościowe ścieżek i podstawowych elementów elektronicznych dla niskich i wysokich częstotliwości, źródła zakłóceń w układach cyfrowych, ścieżka powrotna sygnału dla niskich i wysokich częstotliwości, płytki jednowarstwowe: rozmieszczenie elementów, prowadzenie ścieżek masy i zasilania, zasady projektowania płytek dwuwarstwowych, ścieżka powrotna w płytkach wielowarstwowych, zasady doboru kondensatorów odsprzęgających i podtrzymujących zasilanie, odbicia sygnałów spowodowane brakiem dopasowania impedancyjnego, współczynnik odbicia, projektowanie ścieżek z zastosowaniem terminatorów dopasowujących, terminator szeregowy (terminator źródła), terminator równoległy, terminator RC, terminator Thevenina, przesłuch sygnałów ("crosstalk"), sposoby eliminacji przesłuchów sygnałów, prowadzenie ścieżek ekranujących.

Metody dydaktyczne

Wykład: tradycyjny, prezentacja multimedialna, ilustrowana przykładami podawanymi na tablicy oraz wykład konwersatoryjny.

Ćwiczenia laboratoryjne: prezentacja multimedialna uzupełniana przykładami podawanymi na tablicy oraz wykonanie zadań podawanych przez prowadzącego - ćwiczenia praktyczne.

Literatura

Podstawowa

1. Horowitz P., Hill W., Sztuka elektroniki, cz. 1 i 2, WKiŁ, Warszawa 2009.
2. Kisiel R., Podstawy technologii dla elektroników, Poradnik praktyczny, Wydawnictwo BTC, 2005.
3. Pease R. A., Projektowanie układów analogowych : poradnik praktyczny, Wydawnictwo BTC, 2005.
4. Kisiel R., Podstawy technologii montażu dla elektroników, Wydawnictwo BTC, 2012.

Uzupełniająca

1. Rymarski Z., Materiałoznawstwo i konstrukcja urządzeń elektronicznych, Wydawnictwo Politechniki Śląskiej, Gliwice 2000.
2. Thierauf S. C., High-speed circuit board signal integrity. Artech House, 2017.
3. Montrose M. I., EMC and the printed circuit board: design, theory, and layout made simple, John Wiley & Sons, 2004.

Bilans nakładu pracy przeciętnego studenta

	Godzin	ECTS
Łączny nakład pracy	75	3,00
Zajęcia wymagające bezpośredniego kontaktu z nauczycielem	31	2,00
Praca własna studenta (studia literaturowe, przygotowanie do zajęć laboratoryjnych/ćwiczeń, przygotowanie do kolokwium/egzaminu, wykonanie projektu)	44	1,00